

01GSS Specifica e Simulazione dei Sistemi Digitali



Corso di Laurea Specialistica in
Ingegneria Informatica

Docente: prof. Paolo Camurati
Esercitatrici: ingg. Sergio Nocco e
Marco Murciano

Obiettivi

- Uso del VHDL come linguaggio di specifica
- Progettazione a livello RT di ASIC o FPGA
- Simulazione come strumento di verifica
- Introduzione agli strumenti CAD di test e di verifica

A.A. 2006/2007

0_introduzione

2

Prerequisiti

- Progettazione dei Sistemi Digitali o equivalente

A.A. 2006/2007

0_introduzione

3

Organizzazione

Lezioni ed esercitazioni (a regime):

- 6 ore/settimana

Laboratorio:

- 2 ore/settimana (assistite)

A.A. 2006/2007

0_introduzione

4

Orario

Lezioni

- Lunedì 10.30-12.30 aula 06C
- Martedì 12.30-14.30 aula 11S
- Mercoledì 10.30-12.30 aula 11S

Laboratorio assistito:

- Venerdì 08.30 -10.30 LABINF

A.A. 2006/2007

0_introduzione

5


Argomenti

- Il linguaggio VHDL
 - introduzione
 - lessico
 - oggetti e tipi
 - concurrent statements
 - sequential statements
 - tecniche di partizionamento

A.A. 2006/2007


0_introduzione

6




- Progetto a livello RT di sistemi embedded:
 - i sistemi embedded
 - le metriche di progetto
 - il progetto di processori single-purpose
 - ottimizzazione di FSM

A.A. 2006/2007 0_introduzione 7



- Il progetto di sistemi a livello RT:
 - i grafi di esecuzione
 - organizzazione dei sistemi
 - organizzazione dei sistemi a livello RT
 - specifica in VHDL di sistemi a livello RT
 - analisi e progetto di sistemi a livello RT

A.A. 2006/2007 0_introduzione 8



- Progetto a livello RT di sistemi embedded:
 - i sistemi embedded
 - le metriche di progetto
 - il progetto di processori single-purpose
 - Ottimizzazione di FSM
- Tecniche avanzate
 - verifica
 - sintesi
 - collaudo


A.A. 2006/2007 0_introduzione 9



Laboratorio

- Introduzione al software di progettazione
- Progetto Combinatorio
- Progetto di FSM semplice
- Tesina


A.A. 2006/2007 0_introduzione 10



Testi

- David Pellerin, Douglas Taylor "VHDL Made easy!", Prentice Hall 1997
- Frank Vahid, Tony Givargis "Embedded System Design: a unified hardware/software introduction", John Wiley, 2002
- Milos Ercegovac, Tomas Lang, Jaime Moreno "Introduction to digital systems", John Wiley, 1999

A.A. 2006/2007 0_introduzione 11



Materiale

Attraverso il portale della didattica verrà reso disponibile il seguente materiale relativo al corso:

- lucidi
- regole d'esame
- programma del corso.

Sul portale compariranno anche orari, temi d'esame, risultati, avvisi.

A.A. 2006/2007 0_introduzione 12



Modalità d'esame

Tesina

- sostituisce l'esame scritto
- asincrona rispetto agli appelli ufficiali

Esame orale obbligatorio

- a valle della consegna della tesina
- asincrono rispetto agli appelli ufficiali

A.A. 2006/2007

0_introduzione

13



Reperibilità dei docenti

- Paolo Camurati
Dip. di Automatica Informatica
0115647062
paolo.camurati@polito.it
consulenze: su appuntamento
- Sergio Nocco / Marco Murciano
Dip. di Automatica Informatica
{sergio.nocco, marco.murciano}@polito.it
consulenze: su appuntamento

A.A. 2006/2007

0_introduzione

14