

Ingegneria e Tecnologie dei Sistemi di Controllo

Unità di Elaborazione: MicroControllori e DSP

Ing. Andrea Tilli

DEIS – Alma Mater Studiorum Università di Bologna

E-Mail: atilli@deis.unibo.it

Revisionato: 04/10/2005

Introduzione

■ Varie tipologie di architetture

→ Elaboratori: general purpose (o quasi)

- Basate su PC standard o industriali
- Opportune schede di i/o

→ Custom

- Costruttore di unità di controllo general purpose (es: PLC, vedi in seguito)
- Costruttore di sistemi di controllo (es: motion control)

→ Eventualmente distribuite

■ Scopo di tale sezione:

Introdurre alcuni processori particolari usati nelle unità di controllo ed evidenziarne le caratteristiche

- Microcontrollori (μC) e Digital Signal Processors (DSP)
- Usati in architetture custom

Unità di controllo digitali “custom”

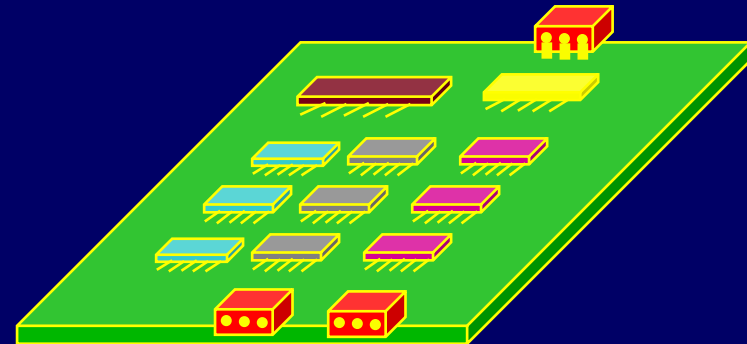
Caratteristiche generali

■ Uso di processori speciali

- microprocessori 8/16/32 bit
- microcontrollori
- processori di segnale (DSP)
- ASIC (non riprogrammabili)

■ programmazione:

- gestione dell'HW di scheda e delle funzionalità di base come le temporizzazioni (Real Time – vedi avanti) (Kernel)
- Procedure di Utente (Algoritmi di controllo)

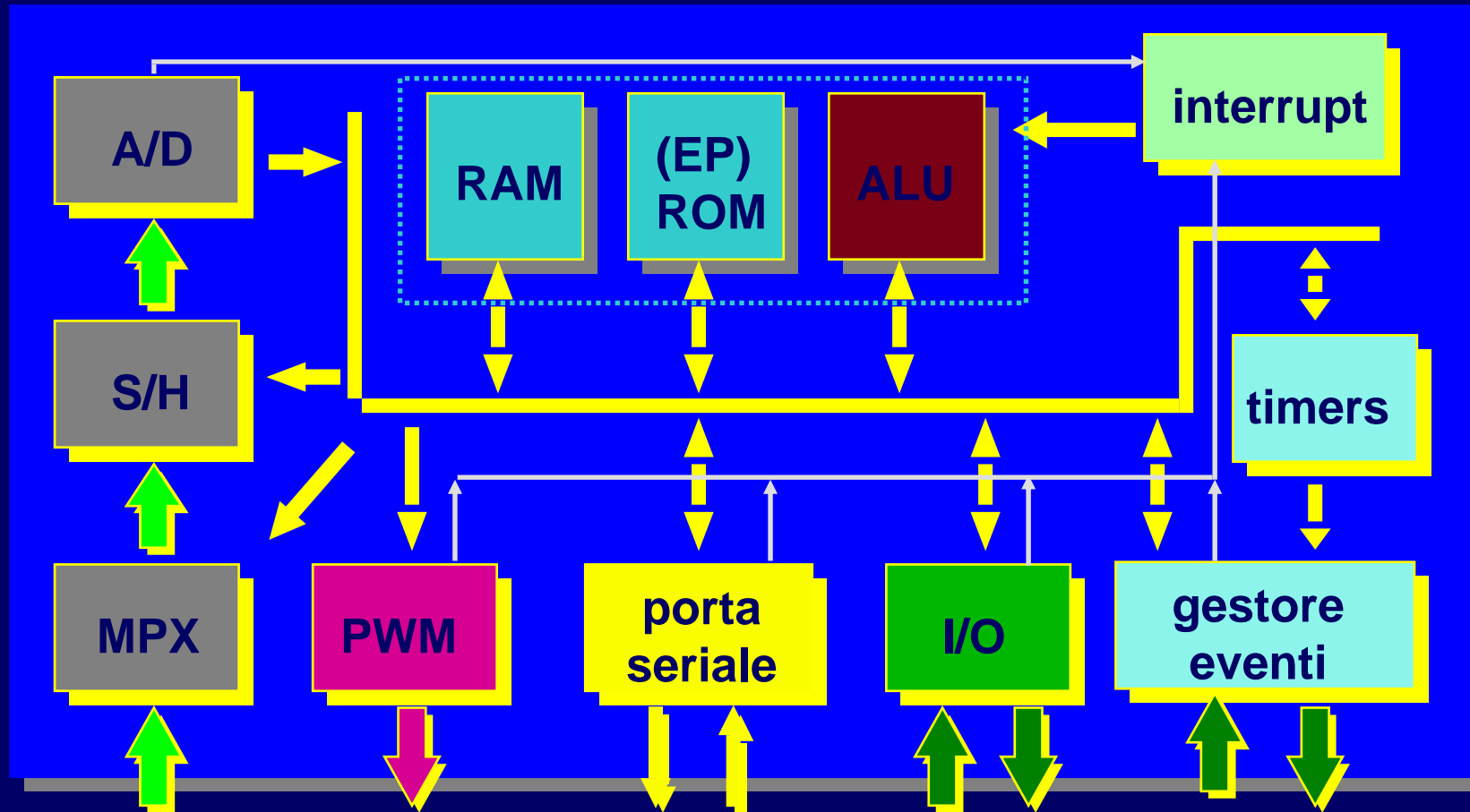


- **Speciale microprocessore per il controllo digitale**
 - grande capacità di gestione I/O
- **Ottimizzato per ridurre i costi e gli ingombri**
 - risorse hardware a bordo
- **Spesso realizzato su specifica per ottimizzare un prodotto o una classe di prodotti**
 - stampanti, automobile, telefonia

■ Integrazione nel chip di funzioni periferiche tipiche dei sistemi di controllo

- memoria → (EP)ROM, RAM
- convertitore D/A → modulatore PWM
- convertitore A/D → n canali + multiplexer
- interfaccia di comunicazione seriale
 - sincrona/asincrona
- gestione di eventi
 - timers, watch-dog
- porte di I/O digitale
 - configurabili singolarmente

MicroControllore



Processore Digitale di Segnale (DSP)

Progettato per minimizzare i costi della elaborazione digitale dei segnali

- **moltiplicatore hardware integrato**
 - ALU 16/32 bit
 - fixed e floating point
- **architettura Harvard modificata**
 - bus dati e bus istruzioni separati
- **istruzioni a singolo ciclo di esecuzione**
- **ciclo istruzione molto basso**
 - anche poche decine di ns
- **istruzioni dedicate**
 - saturazione delle operazioni di somma (fixed point)

Processore Digitale di Segnale (DSP)

Sviluppato nei primi anni '80

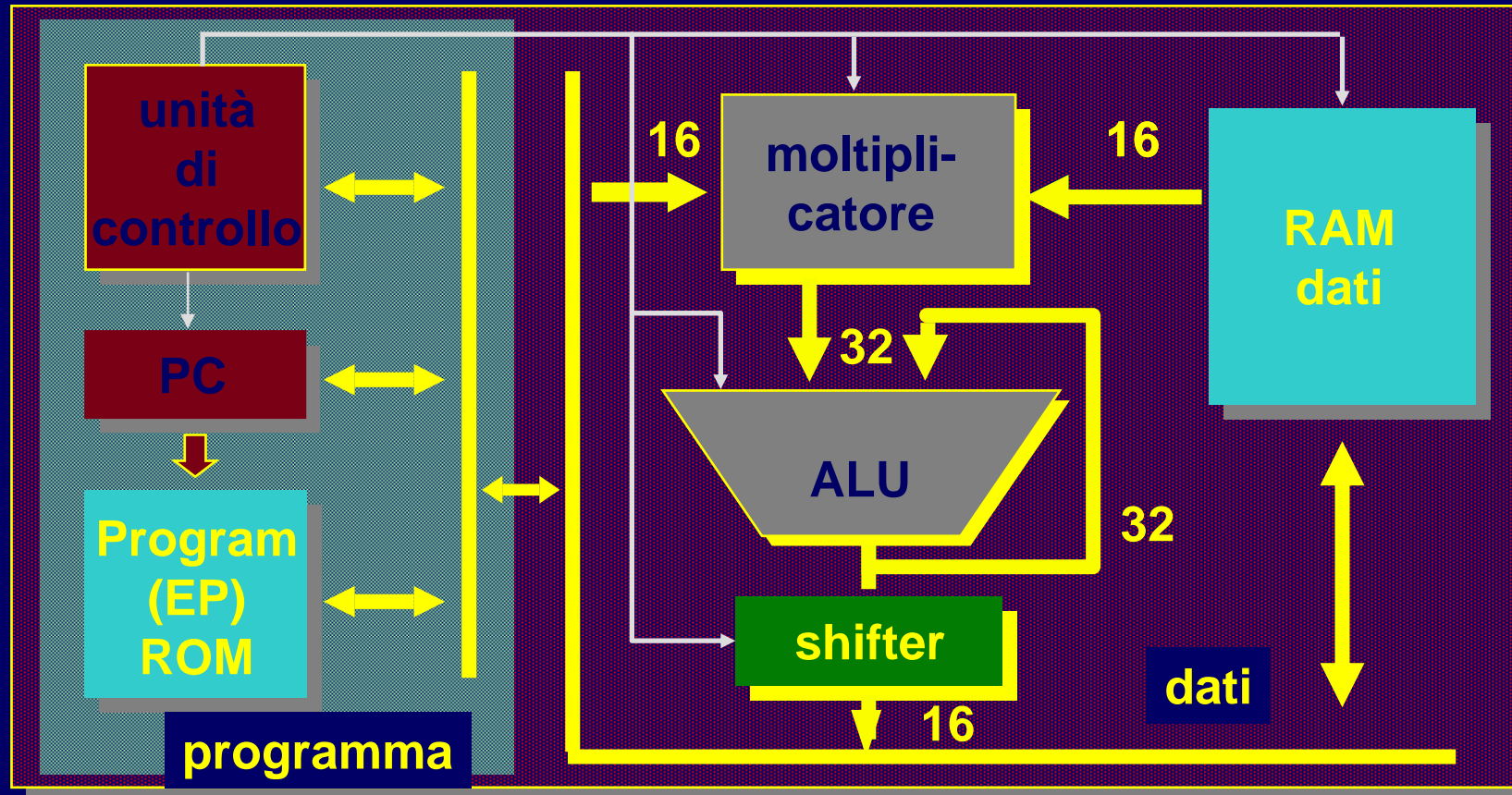
- **coprocessore intelligente**
- **processore autonomo per l'elaborazione dei segnali ed il controllo**

Applicazioni tipiche

- **signal processing**
 - telecomunicazioni
 - audio e video digitale
- **controllo**
 - dischi magnetici
 - azionamenti
 - robotica

Processore Digitale di Segnale (DSP)

Architettura hardware



Processori Digitali di Segnale (DSP)

Principali caratteristiche di esecuzione

- **pre-fetch di più istruzioni**
 - strutture a pipeline (problemi di branch)
- **linguaggio assembler ottimizzato per l'esecuzione di prodotti scalari**
 - moltiplicazione e somma nello stesso ciclo macchina
 - shift di un dato in memoria durante la moltiplicazione
 - aggiornamento della memoria del regolatore
 - saturazione delle operazioni di somma
- **tempo di esecuzione di un PID**
 - 13 cicli macchina ↘ $< 2\mu\text{s}$ tipico

Processori Digitali di Segnale (DSP)

Sviluppi recenti

- tempi di esecuzione di istruzione $< 10\text{ns}$
- versioni floating-point ($>200\text{Mflops}$)
- versioni tipo microcontrollore

Dispositivo ideale per le applicazioni dedicate ad alta complessità ed elevata dinamica

- azionamenti elettrici
- controllo adattativo
- controllo coordinato del moto

Ingegneria e Tecnologie dei Sistemi di Controllo

Unità di Elaborazione
MicroControllori e DSP

FINE

Ing. Andrea Tilli

DEIS – Alma Mater Studiorum Università di Bologna

E-Mail: atilli@deis.unibo.it